

*REH*DESIGN

HGT

Hercules Grafik Terminal

Manual

© 1994 T. Reh

1. Einführung

Das REHDESIGN HGT ist eine Terminal-Baugruppe im Europaformat zur Verwendung in ECB-Bus-basierenden Mikrocomputersystemen. Das HGT ermöglicht die Kommunikation mit dem Computer durch Ausgaben auf einem Monitor und Eingaben in eine Tastatur. Die Schnittstelle zum Computer (Host) ist ein paralleles Businterface mit hohem Datendurchsatz. Als reine Slave-Baugruppe verhält sich das HGT am ECB-Bus grundsätzlich passiv und ist deswegen in allen ECB-Systemen verwendbar. Als Tastatur wird eine PC/AT-kompatible MF2-Tastatur verwendet, als Monitor kommt ein handelsüblicher Hercules-Monitor zu Einsatz (monochrom, TTL-Ansteuerung).

2. Zur Schaltung

Das Herz des HGT ist der Z80-Mikroprozessor (IC1), der die gesamte Steuerung des Terminals übernimmt. Der vom Z80 adressierbare Speicherbereich besteht aus Programmspeicher, Datenspeicher und Bildspeicher; der I/O-Adreßraum verteilt sich auf das parallele Businterface, einen Universal-Eingabeport, die Register des CRTC (Cathode Ray Tube Controller, hier der HGC-Grafikchip), und ein Universal-Ausgaberegister.

Der Z80 wird beim Anlegen der Betriebsspannung durch IC5 (TL 7705) rückgesetzt. Wahlweise kann durch entsprechendes Setzen der Steckbrücke J1 auch beim Reset des Bussystems das HGT neu gestartet werden. Das Taktsignal für den Prozessor wird mit Hilfe eines integrierten Quarzoszillators gewonnen und direkt dem Prozessor zugeführt.

Die Dekodierung der Speicher- und I/O-Adressen erfolgt mit Hilfe zweier Dekoderbausteine (IC2, IC9, beide '139). Dabei erzeugt jeweils eine Hälfte des Dekoders die Selektionssignale für den HGC, während die andere Hälfte die innerhalb der Schaltung benötigten Signale generiert.

Der Programmspeicher für den Z80-Prozessor besteht aus einem EPROM (IC3), welches in den ersten 16 KB des Adreßraums angesprochen wird. Da die Kapazität von 16 KB je nach Software-Ansprüchen nicht ausreicht, können auch sog. Page-Mode-EPROM's verwendet werden. Bei diesen Speichern kann jeweils eine 16 KB große Seite (Page) des tatsächlichen Speichers eingeblendet werden. Die Umschaltung zwischen den Seiten erfolgt durch Schreibzugriffe auf den Programmspeicherbereich. Bei geringerem Programmspeicherbedarf können auch EPROM's der Kapazität 8 KB ohne Schaltungsänderung eingesetzt werden.

Der Datenspeicher wird durch ein 32 KB großes RAM gebildet (IC4). Da der Datenspeicher aber nur in einem 16 KB großen Bereich angesprochen wird, besteht der Datenspeicher aus zwei Bänken, die per I/O-Befehl umgeschaltet werden können (dazu wird ein Bit des Universal-Ausgaberegisters benutzt).

Der insgesamt 64 KB große Bildspeicher (IC13, IC14) wird über die verbleibenden 32 KB des Z80-Adreßraumes angesprochen. Auch hier ist die Aufteilung in zwei Bänke unter Verwendung eines Ausgabe-Bits erforderlich. Der Zugriff auf den Bildspeicher erfolgt grundsätzlich durch den HGC (IC12), der ja kontinuierlich die Bilddaten ausliest und an den Monitor ausgibt und Zugriffe des Prozessors nur in Ausgabepausen (Austastlücken) erlaubt. Bei Bedarf wird der Z80 durch das WAIT-Signal solange gebremst, bis ein Zugriff auf den Bildspeicher wieder möglich ist.

Der HGC besitzt 20 Adreßleitungen, über die er vom Prozessor die Zugriffsadresse erhält. Die Dekodierung von Bildspeicher und I/O-Registern ist im HGC PC-konform auf den Bildspeicherbereich 0B0000h-0BFFFFh und den I/O-Bereich 3B4h-3BFh festgesetzt (er kann damit in PC-Systemen direkt an den Erweiterungsbus angeschlossen werden). Da die oberen 4 Adreßbits am HGC bei I/O-Zugriffen nicht berücksichtigt werden, können sie entsprechend fest verdrahtet werden, so daß bei allen Speicherzugriffen auf den

HGC dieser (intern) selektiert wird. Damit dieses nur innerhalb des vorgesehenen 32-KB-Bereiches erfolgt, werden die Zugriffssignale nur bei aktiver A15-Adreßleitung erzeugt (die I/O-Behandlung ist unkritisch, da der Z80 direkt 16-Bit-I/O-Adressen erlaubt).

Der als HGC ausgewählte W86855 ist mit einem internen Zeichensatz-ROM ausgestattet und kann daher auch ohne externen Zeichensatz betrieben werden. Da der HGC trotzdem den Anschluß eines externen Font-EPROM's erlaubt, ist dies beim HGT vorgesehen. Dadurch können auch vom PC-Zeichensatz in Form, Größe oder Belegung abweichende Zeichensätze verwendet werden. Die Umschaltung zwischen internem und externem Font erfolgt über das Ausgaberegister, ebenso die Auswahl eines von bis zu vier externen Fonts.

Der HGC enthält einen eigenen Quarzoszillator, mit dem der Pixeltakt und alle internen Timingsignale erzeugt werden. Er läuft also vollständig asynchron zum Z80. Die Video-Ausgangssignale werden direkt aus dem HGC zum Monitor geführt.

Das Bus-Interface zur Kommunikation mit dem Host wird mit einem GAL (IC6) und zwei 8-Bit-Registern (IC7,8) gebildet. Durch entsprechende Programmierung des GAL entsteht ein bidirektionales, paralleles Interface. Für den Hostrechner erscheint dieses wie eine Z80-SIO: unter einer I/O-Adresse werden Daten ausgetauscht, unter einer zweiten Adresse kann der Status des Interface abgefragt werden (Buffer free / Character available). Die Statussignale auf der Terminalseite stehen als Hardware-Signale zur Verfügung. Eingehende Zeichen vom Host lösen einen Interrupt aus, während der Ausgabestatus als Bit eingelesen werden kann.

Für den Anschluß der MF2-Tastatur benötigt man zwei frei programmierbare Bit-I/O-Leitungen. Beim HGT werden hierfür jeweils zwei Bit vom Universal-Ausgabe- bzw. Eingabeport verwendet. Damit auf Tastatureingaben immer reagiert werden kann, löst das Taktsignal außerdem einen NMI (nicht maskierbaren Interrupt) aus. Die Aufbereitung der Ausgabesignale an die MF2-Schnittstelle (Open-Collector) erfolgt mit zwei Transistoren. Für den Tastaturanschluß stehen zwei Optionen zur Auswahl: das Auflöten einer 6-poligen Mini-DIN-Buchse direkt auf der Platine (PS/2-kompatibel), oder der Anschluß einer herkömmlichen 5-poligen DIN-Buche über Kabel (dafür liegen die Signale gesondert auf einem 5-poligen Pfosten).

Für allgemeine I/O-Funktionen im HGT sind mit IC10 und IC11 zwei einfache Ports realisiert. Durch den Eingabeport (IC10) können die Tastatursignale, der Status des Host-Interface sowie 5 frei verwendbare Jumper eingelesen werden. Der Ausgabeport (IC11) steuert die Zeichensatz-Umschaltung, die Auswahl der Speicherhälften (Banks) von Bild- und Datenspeicher, die Tastatursignale und den Lautsprecher.

Für den Anschluß eines Lautsprechers steht ein Open-Collector-Signal zur Verfügung. Es ist zusammen mit der Spannungsversorgung und der Gerätemasse auf einen dreipoligen Pfosten geführt, so daß hier ein Miniaturlautsprecher oder eine beliebige weiterverarbeitende Schaltung angeschlossen werden kann. Die Erzeugung von Tonfrequenzen muß per Software erfolgen.

3. Stückliste

IC1	Z80 CPU, CMOS, 6 MHz
IC2,IC9	74 HCT 139
IC3	27 C 64/128/513
IC4	43256
IC5	TL 7705
IC6	GAL 20 V 8, 25 ns oder schneller
IC7	74 HCT 574
IC8	74 ACT 574
IC10	74 HCT 245
IC11	74 HCT 259
IC12	W 86855
IC13,IC14	4464 (bzw. 41464)
IC15	27 C 64/128
IC16	74 HCT 08
T1-T3	BC 547 o.ä.
C1,C2	22 p ker. RM 5
C3	100 n RM 5
C4	1 µ Ta. RM 2.5
C5,C6	120 p ker. RM 5
CK1-10,CK14-17	14x 100 n ker. RM 5
CK11-13	3x 10 µ Ta. RM 2.5
R1	4 k 7
R2,R3	2 k 2
R4,R5,R6,R7	22 R
R8,R9,R10	10 k
R11	1 k
RN1	RSIL 8x 10k
Q1	16 MHz HC-18U
QOS1	4 / 6 MHz, CMOS
CN1 ECB	VG-Leiste 64-pol. ac
CN2 KEY	Mini-DIN 6-pol., oder Pfoften 1x5
CN3 VIDEO	DE 9 S 90°
CN4 BEEP	Pfoften 3-pol.
J1 RESET	Pfoften 1x3
J2-6 USER	Pfoften (Konfigurations-Jumper)

4. Einstellungen

Jumper J1 (Reset) wird üblicherweise in die "obere" Position gebracht, so daß das Bus-Signal "Reset-Out" (26c) einen Reset des Terminals auslöst. Die Jumper J2 bis J6 werden bislang von der Terminal-Software nicht ausgewertet und können daher einfach offengelassen werden.

5. Programmierung des GAL's

Mit dem GAL des Typs 20V8 (IC6) sind alle Steuerungsfunktionen des parallelen Bus-Interface realisiert:

TITLE HGT ECB-IF GAL IC6
AUTHOR TILMANN REH
COMPANY REHDESIGN
DATE 06.08.1992

CHIP HGT PALCE20V8

ba0 ba3 ba4 ba1 rd ba5 ba6 ba7 host wr biorq gnd
brd bwr bd2 txre /trxf bd0 brp twp trp bwp ba2 vcc;

STRING baseadr '/ba7 * ba6 * ba5 * /ba4 * /ba3 * /ba2 * /ba1'; 60h

EQUATIONS

; Bei Zugriffen von beiden Seiten braucht M1 nicht berücksichtigt zu
; werden, da /RD und /WR voll dekodiert (beide bei intAck inaktiv).

; Register-Schreib und Leseimpulse vom Terminal aus:
/twp = /host * /wr ; Terminal-Write-Pulse
/trp = /host * /rd ; Terminal-Read-Pulse

; Register-Schreib und Leseimpulse vom Host aus:
/bwp = /biorq * /bwr * baseadr * /ba0 ; Bus-Write-Pulse
/brp = /biorq * /brd * baseadr * /ba0 ; Bus-Read-Pulse

; Statussignale (R/S-Flip-Flops) für Terminal intern:
trxf = (/biorq * /bwr * baseadr * /ba0) ; TRXF setzen bei Bus-Write
+ trxf * (/host * /rd) ; halten bis Terminal-Read
txre = (/biorq * /brd * baseadr * /ba0) ; TTXE setzen bei Bus-Read
+ txre * (/host * /wr) ; halten bis Terminal-Write

; Statussignale für Host (über Bus D0 und D2):
bd0 = /txre ; BRXF: Daten für Host da
bd2 = /trxf ; BTXE: Terminal-Puffer frei
bd0.trst = /biorq * /brd * baseadr * ba0
bd2.trst = /biorq * /brd * baseadr * ba0

6. Steckerbelegungen

CN1 (ECB-Bus):

a	Nr	c
+5V	1	+5V
D5	2	D0
D6	3	D7
D3	4	D2
D4	5	A0
A2	6	A3
A4	7	A1
A5	8	
A6	9	A7
	10	
	11	IEI
	12	
	13	
	14	D1
	15	
	16	IEO
	17	
	18	
	19	
	20	
	21	
	22	/WR
	23	
	24	/RD
	25	
	26	/RESOUT
/IORQ	27	
	28	
	29	
	30	
	31	/RESIN
GND	32	GND

CN2 (MF2-Tastatur):

Signal	6-pol. MiniDIN	5-pol. DIN
Clock	5	1
Data	1	2
Ground	3	4
Vcc	4	5

CN3 (Hercules-Monitor):

1-5	Ground
6	Intensity
7	Video
8	Horizontal Sync.
9	Vertical Sync.

7. Software

Das HGT belegt 2 Adressen im I/O-Adreßraum des ECB-Bus. Dabei kann die Basisadresse durch entsprechende Programmierung des GAL frei gewählt werden (in 2er Schritten). Bei der Standardprogrammierung des GAL werden die Adressen 60h und 61h verwendet. Damit ergibt sich folgende Belegung (aus Sicht des Hostrechners):

60h Daten-Port

Schreibzugriffe auf diese Adresse geben ein Byte an das HGT aus. Lesezugriffe lesen ein Byte vom HGT.

61h Status-Port

Durch Lesen dieses Registers kann der Hostrechner den Status des Bus-Interface abfragen. Es sind nur zwei Bits verwendet:

Bit 0 : Zeichen von HGT verfügbar

Bit 2 : HGT bereit zur Annahme eines Zeichens

Für diejenigen, die auch selbst an der HGT-Firmware programmieren wollen, hier noch die internen Adressen:

Speicherbereich des Z80:

0000-3FFF	16k Programmspeicher (EPROM)
4000-7FFF	16k Datenspeicher (RAM)
8000-FFFF	32k Bildspeicher

Alle diese Speicherbereiche sind durch Bank-Umschaltung erweiterbar. Bei Page-Mode-EPROM's kann durch Schreiben an eine beliebige Adresse innerhalb des EPROM-Adressbereiches die Page selektiert werden (siehe entspr. Datenblätter). Die Umschaltung der jeweils 2 Banks von Arbeits- und Bildspeicher geschieht durch Ausgaben an den Ausgabe-Port (s.u.). Bei allen derartigen Umschaltaktionen ist äußerste Vorsicht geboten!

I/O-Bereich des Z80 (16-Bit-Adressierung!):

xx00	Bus-Interface (Lesen und Schreiben)
xx40	Eingabeport (Status, Tastatur, Jumper)
03Bx	Hercules-Controller
xxCx	Ausgabeport (Fonts, Tastatur, Banks, Beep)

Der Eingabeport ist wie folgt verwendet:

Bit 7	Businterface: Puffer frei zur Annahme eines Byte
Bit 6	Tastatur: Takt
Bit 5	Tastatur: Daten
Bit 4-0	Jumper J6-J2 (Jumper gesteckt: Bit = 0)

Beim Ausgabeport kann durch Zugriff auf 16 verschiedene I/O-Adressen jeweils ein Bit gesetzt oder rückgesetzt werden:

Adresse	Funktion
C0/C1	Lautsprecher aus / ein
C2/C3	Zeichensatz extern (EPROM) / intern (HGC)
C4/C5	Tastatur-Clock offen / low
C6/C7	Tastatur-Daten offen / low
C8/C9	Bildspeicher Bank 0/1
CA/CB	Arbeitsspeicher Bank 0/1
CC/CD	Zeichensatz-Auswahl Adreßbit 1 0/1
CE/CF	Zeichensatz-Auswahl Adreßbit 0 0/1

Der Hercules-Controllerchip enthält etliche Register, die unter den I/O-Adressen 03B4 bis 03BF angesprochen werden (16-Bit-Adressierung!):

03B4	6845 Index Register
03B5	6845 Data Register
03B8	Display Mode Control Port: Bit 7: 1 = Select Graphics Bank 1 Bit 5: 1 = Text Blinker On (0 = Off) Bit 3: 1 = Screen Active (0 = Blank) Bit 1: 1 = Graphics Mode (0 = Text Mode)
03BA	Display Status Port: Bit 7: 1 = Active Display (0 = Vert. Retrace) Bit 3: 1 = Dots On (0 = Dots Off) Bit 0: 1 = Sync Active (Screen Blanked)
03BF	Display Configuration Register: Bit 1: 1 = Allow Bank 1 Selection Bit 0: 1 = Allow Graphics Mode

Neben diesen Registern existieren weitere für Lightpen- und Druckerunterstützung, die aber im HGT nicht verwendet werden.

Die verschiedenen Register des CRTC 6845 (innerhalb des HGC), der die vollständige Timing-Steuerung durchführt, werden über ein Index- und ein Datenregister angesprochen. Vor Zugriffen auf das Datenregister muß jeweils die gewünschte Registeradresse ins Indexregister geschrieben werden. Der CRTC beinhaltet folgende Register:

Index	Registerinhalt
0	Zeichen pro Zeile total, inkl. Austastung, -1
1	sichtbare Zeichen pro Zeile
2	Zeichenadresse für Sync-Start, -1
3	Sync-Dauer in Zeichen, -1
4	Zeilen pro Bild total, inkl. Austastung, -1

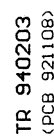
5	zusätzliche Pixelzeilen pro Bild
6	sichtbare Zeilen pro Bild
7	Zeilennummer für Sync-Start, -1
8	Mode Register (hier immer 2)
9	Pixelzeilen pro Zeile, -1
10	Pixelzeile für Cursor-Start
11	Pixelzeile für Cursor-Ende
12	Display Start Adresse High, hier immer 0
13	Display Start Adresse Low, hier immer 0
14	Cursor-Position High-Byte
15	Cursor-Position Low-Byte

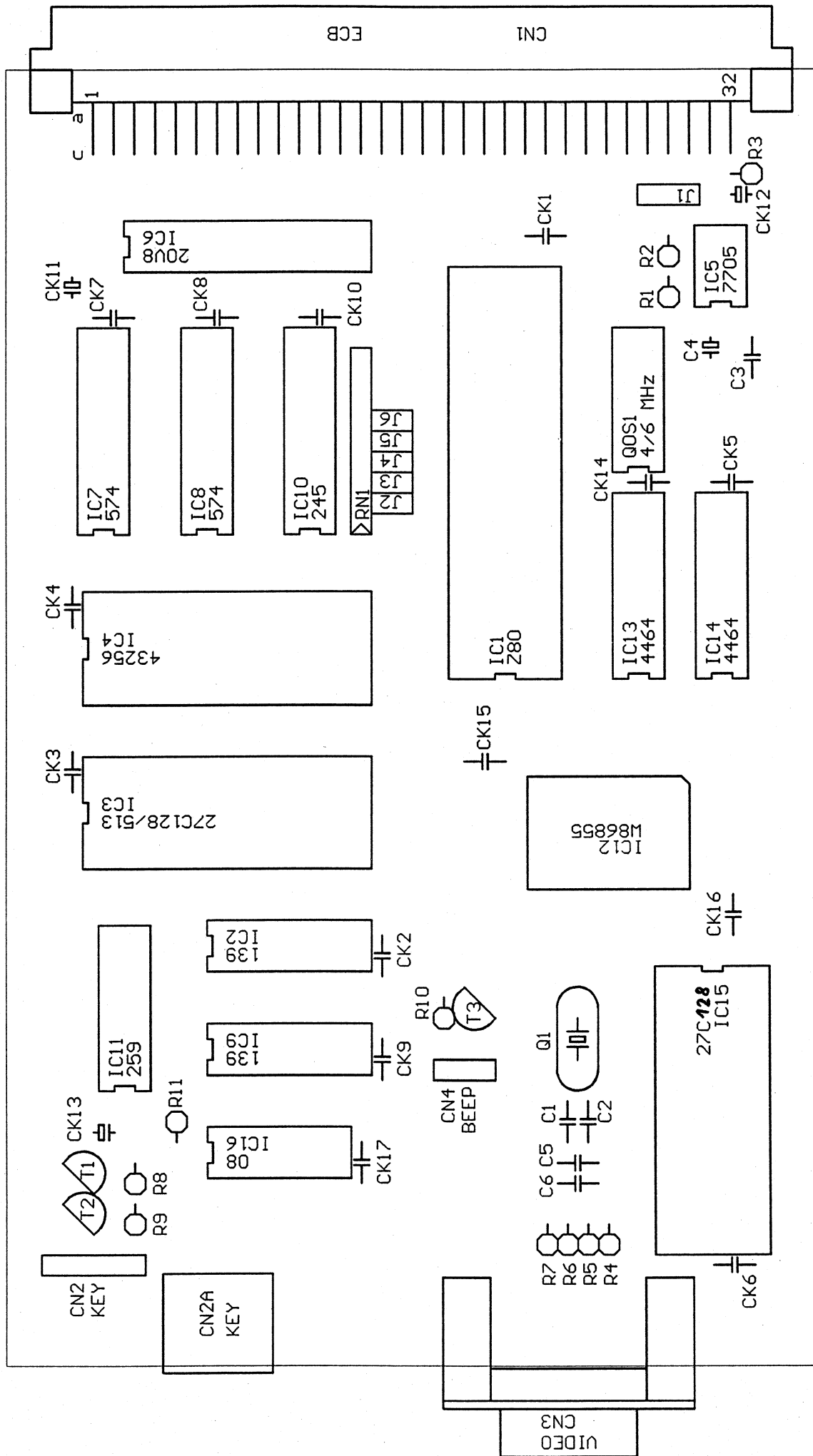
Ein "Zeichen" ist dabei im Textmodus immer 9 Pixel breit und im Grafikmodus immer 16 Pixel breit. Eine "Zeile" ist im Textmodus normalerweise 14 Pixelzeilen hoch, im Grafikmodus nur 4 Pixelzeilen. Die Zeichenhöhe im Textmodus kann abweichend programmiert werden, im Grafikmodus ist dies nicht möglich. Aus Kompatibilitätsgründen (ach PC!) begrenzt der HGC den adressierbaren Text-Bildspeicher auf 2048 Positionen, so daß kaum andere Bildformate als die standardmäßigen 80x25 Zeichen möglich sind.

Beim Programmieren des CRTC ist besonders darauf zu achten, daß die Ablenkfrequenzen innerhalb des für den Monitor zulässigen Bereichs bleiben. Bei Hercules-Monitoren beträgt die Horizontalfrequenz nominal 18.4 kHz und die Vertikalfrequenz 50 Hz.

Im Textmodus werden im Bildspeicher immer aufeinanderfolgend Zeichendaten und -attribute abgelegt. Pro dargestelltem Zeichen benötigt man also zwei Bytes im Bildspeicher. Die Adressen werden zeilenweise fortlaufend von links oben nach rechts unten gezählt. Die Bildspeicher-Organisation im Grafikmodus ist reichlich verworren, deshalb sei hier nur auf die einschlägige Literatur verwiesen (z.B. Artikel in c't).

Zum Aufbau der Zeichensätze: Im externen EPROM sind pro Zeichen 16 Byte abgelegt, die die Pixelzeilen des Zeichens von oben nach unten repräsentieren. Das höchstwertige Bit ist dabei das linke Pixel. Als neuntes Pixel (ein Zeichenfeld hat immer 9 Pixel Breite) wird eine Null als zusätzlicher Abstand zwischen den Zeichen eingefügt. Damit Strich- und Blockgrafik möglich ist, wird bei Codes im Bereich von C0 bis DF als neuntes Pixel das achte wiederholt.





8.11.1992 22:35:34

HGT